

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月 9日

出 願 番 号

Application Number:

特願2002-232880

[ST.10/C]:

[JP2002-232880]

出 願 人

Applicant(s):

パイオニア株式会社

2003年 1月14日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2002-3105458

【書類名】 特許願

【整理番号】 56P0862

【提出日】 平成14年 8月 9日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 20/00

【発明の名称】 情報記録再生装置及び情報再生方法

【請求項の数】 8

【発明者】

 【住所又は居所】 埼玉県鶴ヶ島市富士見 6 丁目 1 番 1 号 パイオニア株式会社 総合研究所内

 【氏名】 小林 秀樹

【特許出願人】

 【識別番号】 000005016

 【氏名又は名称】 パイオニア株式会社

【代理人】

 【識別番号】 100079119

 【弁理士】

 【氏名又は名称】 藤村 元彦

【手数料の表示】

 【予納台帳番号】 016469

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9006557

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 情報記録再生装置及び情報再生方法

【特許請求の範囲】

【請求項 1】 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも 2 系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報記録再生装置であって、

前記記録媒体から読み取られた読取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎にアドレスデータ信号を夫々得る復調手段と、

前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正手段と、

前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力手段と、を有することを特徴とする情報記録再生装置。

【請求項 2】 前記アドレスデータ信号各々に対して誤り検出処理を施すことにより前記アドレスデータ信号各々の誤り率、及び前記アドレスデータ信号各々が前記誤り訂正手段にて誤り訂正可能であるか否かを示す情報を含む誤り検出結果信号を得る誤り検出手段を更に備え、

前記アドレス出力手段は、前記誤り検出結果信号に基づいて前記アドレスデータ信号各々の内から誤り訂正可能でありかつ誤り率の最も低いアドレスデータ信号を判定する判定手段と、

前記訂正アドレスデータ信号各々の内から前記判定手段によって判定された前記アドレスデータ信号に対応した訂正アドレスデータ信号を選択しこれを前記再生アドレスとして出力する選択手段と、を含むことを特徴とする請求項 1 記載の情報記録再生装置。

【請求項 3】 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも 2 系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報記録再生装置であって、

前記記録媒体から読み取られた読取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎に読取アドレス信号を夫々得る復調手段と、

前記復調処理毎に得られた前記読取アドレス信号の各々を互いに異なる合成比にて合成して複数の合成読取アドレス信号を得る合成手段と、

前記合成読取アドレス信号の各々を2値判定することによりアドレスデータ信号を夫々生成するアドレス生成手段と、

前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正手段と、

前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力手段と、を有することを特徴とする情報記録再生装置。

【請求項4】 前記アドレスデータ信号各々に対して誤り検出処理を施すことにより前記アドレスデータ信号各々の誤り率、及び前記アドレスデータ信号各々が前記誤り訂正手段にて誤り訂正可能であるか否かを示す情報を含む誤り検出結果信号を得る誤り検出手段を更に備え、

前記アドレス出力手段は、前記誤り検出結果信号に基づいて前記アドレスデータ信号各々の内から誤り訂正可能でありかつ誤り率が最も低いアドレスデータ信号を判定する判定手段と、

前記訂正アドレスデータ信号各々の内から前記判定手段によって判定された前記アドレスデータ信号に対応した訂正アドレスデータ信号を選択しこれを前記再生アドレスとして出力する選択手段と、を含むことを特徴とする請求項3記載の情報記録再生装置。

【請求項5】 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報再生方法であって、

前記記録媒体から読み取られた読取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎にアドレスデータ信号を夫々得る復調

行程と、

前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正行程と、

前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力行程と、を有することを特徴とする情報再生方法。

【請求項 6】 前記アドレスデータ信号各々に対して誤り検出処理を施すことにより前記アドレスデータ信号各々の誤り率及び前記アドレスデータ信号各々が誤り訂正可能であるか否かを示す情報を含む誤り検出結果信号を得る誤り検出行程を更に備え、

前記アドレス出力行程は、前記誤り検出結果信号に基づいて前記アドレスデータ信号各々の内から誤り訂正可能でありかつ誤り率が最も低いアドレスデータ信号を判定する判定行程と、

前記訂正アドレスデータ信号各々の内から前記判定手段によって判定された前記アドレスデータ信号に対応した訂正アドレスデータ信号を選択しこれを前記再生アドレスとして出力する選択行程と、を含むことを特徴とする請求項 5 記載の情報再生方法。

【請求項 7】 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも 2 系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報再生方法であって、

前記記録媒体から読み取られた読取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎に読取アドレス信号を夫々得る復調行程と、

前記復調処理毎に得られた前記読取アドレス信号の各々を互いに異なる合成比にて合成して複数の合成読取アドレス信号を得る合成行程と、

前記合成読取アドレス信号の各々を 2 値判定することによりアドレスデータ信号を夫々生成するアドレス生成行程と、

前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アド

レスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正行程と、

前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力行程と、を有することを特徴とする情報再生方法。

【請求項 8】 前記アドレスデータ信号各々に対して誤り検出処理を施すことにより前記アドレスデータ信号各々の誤り率及び前記アドレスデータ信号各々が誤り訂正可能であるか否かを示す情報を含む誤り検出結果信号を得る誤り検出行程を更に備え、

前記アドレス出力行程は、前記誤り検出結果信号に基づいて前記アドレスデータ信号各々の内から誤り訂正可能でありかつ誤り率が最も低いアドレスデータ信号を判定する判定行程と、

前記訂正アドレスデータ信号各々の内から前記判定手段によって判定された前記アドレスデータ信号に対応した訂正アドレスデータ信号を選択しこれを前記再生アドレスとして出力する選択行程と、を含むことを特徴とする請求項 7 記載の情報再生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、情報記録再生装置及び情報再生方法に関する。

【0002】

【従来の技術】

近年、CD-RW、DVD-RWの如き情報データの書込が可能な記録ディスク、並びに、かかる記録ディスクに情報データを書き込むディスクレコーダが普及してきた。このような記録ディスクには、ディスク上の位置を表すアドレス（以下、ディスクアドレスと称する）が予め記録されている。ディスクレコーダは、この記録ディスクからディスクアドレスを再生してディスク上の記録位置を認識することにより、所望の記録位置から情報データの書込を開始する。

【0003】

ところが、ディスク表面に傷、指紋、あるいは埃等が付着していると、記録ディスクから正しくディスクアドレスが読み取れなくなり、情報データの書込が正常に為されなくなる。

【 0 0 0 4 】

【発明が解決しようとする課題】

本発明は、かかる問題を解決せんとして為されたものであり、記録媒体に予め記録されているアドレス等の情報を確実に再生することが可能な情報記録再生装置及び情報再生方法を提供することを目的とする。

【 0 0 0 5 】

【課題を解決するための手段】

請求項 1 に記載の情報記録再生装置は、記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも 2 系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報記録再生装置であって、前記記録媒体から読み取られた読取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎にアドレスデータ信号を夫々得る復調手段と、前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正手段と、前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力手段と、を有する。

【 0 0 0 6 】

又、請求項 3 に記載の情報記録再生装置は、記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも 2 系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報記録再生装置であって、前記記録媒体から読み取られた読取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎に読取アドレス信号を夫々得る復調手段と、前記復調処理毎に得られた前記読取アドレス信号の各々を互いに異なる合成比にて合成して複数の合成読取アドレス信号を得る合成手段と、前記合成読取アドレス信号の各々を 2 値判定することによりアドレスデータ信号を夫々生成するアドレ

ス生成手段と、前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正手段と、前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力手段と、を有する。

【 0 0 0 7 】

又、請求項 5 に記載の情報再生方法は、記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも 2 系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報再生方法であって、前記記録媒体から読み取られた読取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎にアドレスデータ信号を夫々得る復調行程と、前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正行程と、前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力するアドレス出力行程と、を有する。

【 0 0 0 8 】

又、請求項 7 に記載の情報再生方法は、記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも 2 系統の変調方式にて夫々変調処理されて記録されている記録媒体から前記アドレスを再生する情報再生方法であって、前記記録媒体から読み取られた読取信号に対して前記変調処理各々に対応した復調処理を施すことにより前記復調処理毎に読取アドレス信号を夫々得る復調行程と、前記復調処理毎に得られた前記読取アドレス信号の各々を互いに異なる合成比にて合成して複数の合成読取アドレス信号を得る合成行程と、前記合成読取アドレス信号の各々を 2 値判定することによりアドレスデータ信号を夫々生成するアドレス生成行程と、前記アドレスデータ信号各々に対して誤り訂正処理を施すことにより前記アドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る誤り訂正行程と、前記アドレスデータ信号各々の内で最も誤り率の低い前記アドレスデータ信号に対応した前記訂正アドレスデータ信号を再生アドレスとして出力する

アドレス出力行程と、を有する。

【 0 0 0 9 】

【発明の実施の形態】

図 1 は、情報データの書込が可能な記録ディスクを製造する為の原盤記録装置の構成を示す図である。

図 1 において、スピンドルモータ 1 は、その表面に電子ビーム用のレジスト層が形成されている原盤 2 を回転する。送りステージ 3 は、原盤 2 及びスピンドルモータ 1 を原盤 2 の半径方向に移動する。電子ビーム照射装置 4 は、電子ビームを原盤 2 のレジスト層表面に照射する。

【 0 0 1 0 】

アドレス発生回路 5 は、記録ディスク上の位置を表すディスクアドレスを発生して誤り訂正符号化回路 6 に供給する。誤り訂正符号化回路 6 は、上記ディスクアドレスに誤り訂正用の冗長ビットを付加した符号化アドレスデータ A D を生成し、これを第 1 変調回路 7、第 2 変調回路 8 及び第 3 変調回路 9 の各々に供給する。第 1 変調回路 7 は、符号化アドレスデータ A D に対して所定の第 1 変調を施して得られた第 1 変調アドレス信号 A C 1 を時分割多重化回路 1 0 に供給する。第 2 変調回路 8 は、符号化アドレスデータ A D に対して上記第 1 変調とは異なる変調方式の第 2 変調を施して得られた第 2 変調アドレス信号 A C 2 を時分割多重化回路 1 0 に供給する。第 3 変調回路 9 は、符号化アドレスデータ A D に対して上記第 1 変調及び第 2 変調のいずれとも異なる変調方式の第 3 変調を施して得られた第 3 変調アドレス信号 A C 3 を時分割多重化回路 1 0 に供給する。

【 0 0 1 1 】

時分割多重化回路 1 0 は、第 1 変調アドレス信号 A C 1、第 2 変調アドレス信号 A C 2 及び第 3 変調アドレス信号 A C 3 を例えば図 2 に示す如き形態にて時分割多重化した多重化アドレス変調信号 M A C を記録制御回路 1 1 に供給する。

記録制御回路 1 1 は、多重化アドレス変調信号 M A C に従って電子ビームの照射軸をディスク半径方向に振動させつつ電子ビームを原盤 2 のレジスト層表面に照射させるべく電子ビーム照射装置 4 を制御する。更に、記録制御回路 1 1 は、レジスト層表面に対する電子ビームの照射位置をディスク内周から外周側に徐々

に移動させるべく送りステージ 3 を制御する。

【 0 0 1 2 】

以上の如き動作により、原盤 2 のレジスト層表面において電子ビームの照射された箇所に潜像が形成される。すなわち、原盤 2 のレジスト層表面には、多重化アドレス変調信号 M A C の波形に応じた形態で蛇行(ウォブリング)した記録トラックを担う潜像が形成されるのである。原盤 2 のレジスト層への記録(潜像の形成)が終了すると、このレジスト層に形成されている潜像部のみを削除してマスクパターンを作成する。次に、このマスクパターンを用いることにより記録トラックを担う凸形状又は凹形状のスタンプを作成する。そして、かかるスタンプにより、多重化アドレス変調信号 M A C の波形に応じた形態で蛇行した記録トラックを有する、記録ディスクを複製するのである。

【 0 0 1 3 】

すなわち、かかる記録ディスクには、互いに異なる 3 つの変調方式にて夫々変調されたディスクアドレスが時分割多重化されて記録されているのである。

図 3 は、かかる記録ディスクに対して情報データを記録又は再生する情報記録再生装置の構成を示す図である。

図 3 において、記録変調回路 3 1 は、記録ディスク 3 0 に記録すべき情報データに対して所定の記録変調方式に従った変調処理を施して得られた変調記録信号を記録再生ヘッド 3 2 に供給する。記録再生ヘッド 3 2 は、スピンドルモータ 3 3 によって回転する記録ディスク 3 0 の記録面に記録ビーム光又は読取ビーム光を照射する。すなわち、記録再生ヘッド 3 2 は、記録ディスク 3 0 に情報データを記録するとき、つまり記録動作時には、上記変調記録信号に応じた記録ビーム光を記録ディスク 3 0 の記録面に照射する。一方、記録ディスク 3 0 から情報データを再生するとき、つまり再生動作時には、記録再生ヘッド 3 2 は、記録ディスク 3 0 の記録面に読取ビーム光を照射し、その反射光を図 4 に示す如き形態で配置された 4 つの光検出器 2 0 a ~ 2 0 d にて受光する。記録再生ヘッド 3 2 に搭載されている光検出器 2 0 a ~ 2 0 d の各々は、夫々受光した反射光を光電変換して得た読取信号 R a ~ R d を加算読取信号生成回路 3 4 及びプッシュプル読取信号生成回路 3 5 の各々に供給する。加算読取信号生成回路 3 4 は、上記読取

信号 $R_a \sim R_d$ 各々を加算して得た加算読取信号 R_{SUM} を情報データ復調回路 36 に供給する。情報データ復調回路 36 は、かかる加算読取信号 R_{SUM} に対して所定の復調処理を行うことにより、記録ディスク 30 に記録されていた情報データを復元し、これを再生情報データとして出力する。

【 0 0 1 4 】

プッシュプル読取信号生成回路 35 は、上記読取信号 $R_a \sim R_d$ 各々を用いた下記演算によりプッシュプル読取信号 R_{pp} を生成し、これを第 1 復調回路 37、第 2 復調回路 38 及び第 3 復調回路 39 に夫々供給する。

$$R_{pp} = (R_a + R_b) - (R_c + R_d)$$

第 1 復調回路 37 は、プッシュプル読取信号 R_{pp} に対して、上記第 1 変調回路 7 による第 1 変調に対応した復調処理を施すことにより上記符号化アドレスデータ AD に対応した読取信号を復調し、これを第 1 アドレス読取信号 R_{A1} として第 1 アドレス生成回路 40 に供給する。第 1 アドレス生成回路 40 は、第 1 アドレス読取信号 R_{A1} に対して 2 値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータ $AD1$ として誤り検出・訂正回路 41 に供給する。誤り検出・訂正回路 41 は、符号化アドレスデータ $AD1$ に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号 $ER1$ を誤り判定回路 47 に供給する。更に、誤り検出・訂正回路 41 は、上記符号化アドレスデータ $AD1$ に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータ $A1$ をセレクタ 46 に供給する。

【 0 0 1 5 】

第 2 復調回路 38 は、上記プッシュプル読取信号 R_{pp} に対して、上記第 2 変調回路 8 による第 2 変調に対応した復調処理を施すことにより上記符号化アドレスデータ AD に対応した読取信号を復調し、これを第 2 アドレス読取信号 R_{A2} として第 2 アドレス生成回路 42 に供給する。第 2 アドレス生成回路 42 は、第 2 アドレス読取信号 R_{A2} に対して 2 値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータ $AD2$ として誤り検出・訂正回路 43 に供給する。誤り検出・訂正回路 43 は、符号化アドレスデータ $AD2$ に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号 $ER2$ を誤り判定回

路 4 7 に供給する。更に、誤り検出・訂正回路 4 3 は、上記符号化アドレスデータ A D 2 に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータ A 2 をセレクタ 4 6 に供給する。

【 0 0 1 6 】

第 3 復調回路 3 9 は、上記プッシュプル読取信号 R_{pp} に対して、上記第 3 変調回路 9 による第 3 変調に対応した復調処理を施すことにより上記符号化アドレスデータ A D に対応した読取信号を復調し、これを第 3 アドレス読取信号 R_{A3} として第 3 アドレス生成回路 4 4 に供給する。第 3 アドレス生成回路 4 4 は、第 3 アドレス読取信号 R_{A3} に対して 2 値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータ A D 3 として誤り検出・訂正回路 4 5 に供給する。誤り検出・訂正回路 4 5 は、符号化アドレスデータ A D 3 に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号 E R 3 を誤り判定回路 4 7 に供給する。更に、誤り検出・訂正回路 4 5 は、上記符号化アドレスデータ A D 3 に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータ A 3 をセレクタ 4 6 に供給する。

【 0 0 1 7 】

尚、上記誤り検出結果信号 E R 1 ～ E R 3 の各々は、例えば、以下の 4 通りの誤り状態 C 0 ～ C 3 を表す。

C 0 : 誤り無し

C 1 : 誤り訂正可能、1 符号ブロック内の誤り個数 = 1 個

C 2 : 誤り訂正可能、1 符号ブロック内の誤り個数 = 2 個

C 3 : 誤り訂正不可能

すなわち、誤り状態 C 0 の場合には、符号化アドレスデータ A D には誤りが存在しない為、訂正アドレスデータ A の信頼度が最も高い。又、誤り状態 C 1 の場合には、符号化アドレスデータ A D における各符号ブロック内には 1 個の誤りシンボルが存在する為、例え誤り検出・訂正回路によって誤り訂正が為されても、その訂正後の訂正アドレスデータ A に対する信頼度は上記誤り状態 C 0 のときよりも低い。又、誤り状態 C 2 の場合には、符号化アドレスデータ A D における各符号ブロック内には 2 個の誤りが存在する為、例え誤り検出・訂正回路によって

誤り訂正が為されても、その訂正後の訂正アドレスデータ A に対する信頼度は上記誤り状態 C 1 のときよりも低い。更に、誤り状態 C 3 の場合には、誤り検出・訂正回路による誤り訂正が不可能である為、訂正アドレスデータ A に対する信頼度が最も低い。

【 0 0 1 8 】

誤り判定回路 4 7 は、誤り検出結果信号 E R 1 ～ E R 3 の内で、訂正可能な誤り個数(1 符号ブロックあたりの誤り数)が最も少ない誤り状態、すなわち、訂正可能であり、かつ誤り率が最も低い誤り状態を表す誤り検出結果信号 E R を判定する。そして、誤り判定回路 4 7 は、この判定された誤り検出結果信号 E R に対応した訂正アドレスデータ A を選択させるべき選択信号をセクタ 4 6 に供給する。

【 0 0 1 9 】

セクタ 4 6 は、誤り検出・訂正回路 4 1、4 3 及び 4 5 各々から供給された訂正アドレスデータ A 1 ～ A 3 の内から、上記選択信号に応じた 1 つを選択し、これを再生ディスクアドレス A D R として記録再生制御回路 4 8 に供給する。記録再生制御回路 4 8 は、ユーザからの各種操作に応じてこの情報記録再生装置の各種記録動作及び再生動作を実施させるべく、記録再生ヘッド 3 2、スピンドルモータ 3 3 及び記録再生ヘッド 3 2 をディスク半径方向に移送せしめるスライダ機構(図示せぬ)を制御する。尚、記録動作時には、記録再生制御回路 4 8 は、記録ディスク 3 0 上の所望のディスク位置から記録を開始させるべく、上記再生ディスクアドレス A D R に基づきそのディスク位置の検索を行う。

【 0 0 2 0 】

以上の如く、図 3 に示す情報記録再生装置においては、先ず、記録ディスク 3 0 から読み取られた読取信号から、互いに異なる 3 種類の変調方式(第 1 変調～第 3 変調)にて夫々変調されているディスクアドレスを個別に復調して、符号化アドレスデータ A D 1 ～ A D 3 を得る。次に、符号化アドレスデータ A D 1 ～ A D 3 各々に対して誤り訂正処理を施すことにより訂正アドレスデータ A 1 ～ A 3 を夫々得る。更に、符号化アドレスデータ A D 1 ～ A D 3 各々に対して個別に誤り検出を行うことにより符号化アドレスデータ A D 1 ～ A D 3 各々の誤り状態を

表す誤り検出結果信号 $ER1 \sim ER3$ を夫々得る。そして、これら誤り検出結果信号 $ER1 \sim ER3$ の内で、訂正可能であり、かつ誤り率の最も低い誤り状態を表す誤り検出結果信号 ER に対応した訂正アドレスデータ A を、最終的な再生ディスクアドレスとするのである。

【 0 0 2 1 】

よって、図 3 に示す情報記録再生装置によれば、例え記録ディスクの表面に傷、指紋、あるいは埃等が付着していても、比較的信頼性の高いディスクアドレスをこの記録ディスクから取得することが可能となる。

尚、上記実施例においては、ディスクアドレスを互いに異なる 3 つの変調方式にて変調し、各々を時分割多重化して記録ディスクに記録するようにしているが、ディスクアドレスを変調して多重化する数は 2 つあるいは 4 つ以上の複数であっても良い。

【 0 0 2 2 】

図 5 は、情報記録再生装置の他の構成を示す図である。

尚、図 5 に示す記録ディスク 30、記録変調回路 31、記録再生ヘッド 32、スピンドルモータ 33、加算読取信号生成回路 34、プッシュプル読取信号生成回路 35、情報データ復調回路 36、第 1 ～ 第 3 復調回路 37 ～ 39 及び記録再生制御回路 48 各々の動作は、図 3 に示されるものと同一であるので説明は省略する。

【 0 0 2 3 】

図 5 において、合成回路 50 は、第 1 復調回路 37、第 2 復調回路 38 及び第 3 復調回路 39 から供給された第 1 アドレス読取信号 R_{A1} ～ 第 3 アドレス読取信号 R_{A3} 各々を互いに異なる合成比にて合成して 4 系統の合成アドレス読取信号 $R_{K1} \sim R_{K4}$ を生成する。

図 6 は、かかる合成回路 50 の内部構成を示す図である。

【 0 0 2 4 】

図 6 において、係数乗算器 51 は、第 1 アドレス読取信号 R_{A1} に所定の係数 J 1 を乗算して得られた乗算結果を加算器 52 に供給する。係数乗算器 53 は、第 2 アドレス読取信号 R_{A2} に所定の係数 K 1 を乗算して得られた乗算結果を加算器

5 2 に供給する。係数乗算器 5 4 は、第 3 アドレス読取信号 R_{A3} に所定の係数 L_1 を乗算して得られた乗算結果を加算器 5 2 に供給する。加算器 5 2 は、係数乗算器 5 1、5 3、及び 5 4 各々の乗算結果を加算したものを合成アドレス読取信号 R_{K1} として出力する。

【 0 0 2 5 】

係数乗算器 5 5 は、第 1 アドレス読取信号 R_{A1} に所定の係数 J_2 を乗算して得られた乗算結果を加算器 5 6 に供給する。係数乗算器 5 7 は、第 2 アドレス読取信号 R_{A2} に所定の係数 K_2 を乗算して得られた乗算結果を加算器 5 6 に供給する。係数乗算器 5 8 は、第 3 アドレス読取信号 R_{A3} に所定の係数 L_2 を乗算して得られた乗算結果を加算器 5 6 に供給する。加算器 5 6 は、係数乗算器 5 5、5 7、及び 5 8 各々の乗算結果を加算したものを合成アドレス読取信号 R_{K2} として出力する。

【 0 0 2 6 】

係数乗算器 5 9 は、第 1 アドレス読取信号 R_{A1} に所定の係数 J_3 を乗算して得られた乗算結果を加算器 6 0 に供給する。係数乗算器 6 1 は、第 2 アドレス読取信号 R_{A2} に所定の係数 K_3 を乗算して得られた乗算結果を加算器 6 0 に供給する。係数乗算器 6 2 は、第 3 アドレス読取信号 R_{A3} に所定の係数 L_3 を乗算して得られた乗算結果を加算器 6 0 に供給する。加算器 6 0 は、係数乗算器 5 9、6 1、及び 6 2 各々の乗算結果を加算したものを合成アドレス読取信号 R_{K3} として出力する。

【 0 0 2 7 】

係数乗算器 6 3 は、第 1 アドレス読取信号 R_{A1} に所定の係数 J_4 を乗算して得られた乗算結果を加算器 6 4 に供給する。係数乗算器 6 5 は、第 2 アドレス読取信号 R_{A2} に所定の係数 K_4 を乗算して得られた乗算結果を加算器 6 4 に供給する。係数乗算器 6 6 は、第 3 アドレス読取信号 R_{A3} に所定の係数 L_4 を乗算して得られた乗算結果を加算器 6 4 に供給する。加算器 6 4 は、係数乗算器 6 3、6 5、及び 6 6 各々の乗算結果を加算したものを合成アドレス読取信号 R_{K4} として出力する。

【 0 0 2 8 】

尚、合成アドレス読取信号 $R_{K1} \sim R_{K4}$ 各々での第 1 アドレス読取信号 $R_{A1} \sim$ 第 3 アドレス読取信号 R_{A3} に対する合成比、つまり、

$J 1 : K 1 : L 1$

$J 2 : K 2 : L 2$

$J 3 : K 3 : L 3$

$J 4 : K 4 : L 4$

の各々は、互いに異なる比率である。

【 0 0 2 9 】

合成回路 5 0 は、合成アドレス読取信号 $R_{K1} \sim R_{K4}$ を夫々、第 1 アドレス生成回路 5 1、第 2 アドレス生成回路 5 2、第 3 アドレス生成回路 5 3、第 4 アドレス生成回路 5 4 に供給する。

第 1 アドレス生成回路 5 1 は、合成アドレス読取信号 R_{K1} に対して 2 値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータ $A D 1$ として誤り検出・訂正回路 5 5 に供給する。誤り検出・訂正回路 5 5 は、符号化アドレスデータ $A D 1$ に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号 $E R 1$ を誤り判定回路 5 6 に供給する。更に、誤り検出・訂正回路 5 5 は、上記符号化アドレスデータ $A D 1$ に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータ $A 1$ をセレクタ 5 7 に供給する。

【 0 0 3 0 】

第 2 アドレス生成回路 5 2 は、合成アドレス読取信号 R_{K2} に対して 2 値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータ $A D 2$ として誤り検出・訂正回路 5 8 に供給する。誤り検出・訂正回路 5 8 は、符号化アドレスデータ $A D 2$ に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号 $E R 2$ を誤り判定回路 5 6 に供給する。更に、誤り検出・訂正回路 5 8 は、上記符号化アドレスデータ $A D 2$ に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータ $A 2$ をセレクタ 5 7 に供給する。

【 0 0 3 1 】

第 3 アドレス生成回路 5 3 は、合成アドレス読取信号 R_{K3} に対して 2 値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータ A

D 3 として誤り検出・訂正回路 5 9 に供給する。誤り検出・訂正回路 5 9 は、符号化アドレスデータ A D 3 に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号 E R 3 を誤り判定回路 5 6 に供給する。更に、誤り検出・訂正回路 5 9 は、上記符号化アドレスデータ A D 3 に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータ A 3 をセレクタ 5 7 に供給する。

【 0 0 3 2 】

第 4 アドレス生成回路 5 4 は、合成アドレス読取信号 R_{K4} に対して 2 値判定を行うことにより符号化アドレスデータを生成し、これを符号化アドレスデータ A D 4 として誤り検出・訂正回路 6 0 に供給する。誤り検出・訂正回路 6 0 は、符号化アドレスデータ A D 4 に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号 E R 4 を誤り判定回路 5 6 に供給する。更に、誤り検出・訂正回路 6 0 は、上記符号化アドレスデータ A D 4 に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータ A 4 をセレクタ 5 7 に供給する。

【 0 0 3 3 】

尚、上記誤り検出結果信号 E R 1 ～ E R 4 の各々は、例えば、以下の 4 通りの誤り状態 C 0 ～ C 3 を表す。

C 0 : 誤り無し

C 1 : 誤り訂正可能、1 符号ブロック内の誤り個数 = 1 個

C 2 : 誤り訂正可能、1 符号ブロック内の誤り個数 = 2 個

C 3 : 誤り訂正不可能

すなわち、誤り状態 C 0 の場合には、符号化アドレスデータ A D には誤りが存在しない為、訂正アドレスデータ A の信頼度が最も高い。又、誤り状態 C 1 の場合には、符号化アドレスデータ A D における各符号ブロック内には 1 個の誤りが存在する為、例え誤り検出・訂正回路によって誤り訂正が為されても、その訂正後の訂正アドレスデータ A に対する信頼度は上記誤り状態 C 0 のときよりも低い。又、誤り状態 C 2 の場合には、符号化アドレスデータ A D における各符号ブロック内には 2 個の誤りが存在する為、例え誤り検出・訂正回路によって誤り訂正が為されても、その訂正後の訂正アドレスデータ A に対する信頼度は上記誤り状態 C 1 のときよりも低い。更に、誤り状態 C 3 の場合には、誤り検出・訂正回路

による誤り訂正が不可能である為、訂正アドレスデータ A に対する信頼度が最も低い。

【 0 0 3 4 】

誤り判定回路 5 6 は、誤り検出結果信号 E R 1 ~ E R 4 の内で、訂正可能な誤り個数 (1 符号ブロックあたりの誤り数) の最も少ない誤り状態、つまり訂正可能でありかつ誤り率の最も低い誤り状態を表す誤り検出結果信号 E R を判定する。そして、誤り判定回路 5 6 は、この判定された誤り検出結果信号 E R に対応した訂正アドレスデータ A を選択させるべき選択信号をセクタ 5 7 に供給する。

【 0 0 3 5 】

セクタ 5 7 は、誤り検出・訂正回路 5 5、5 8、5 9 及び 6 0 各々から供給された訂正アドレスデータ A 1 ~ A 4 の内から、上記選択信号に応じた 1 つを選択し、これを再生ディスクアドレス A D R として記録再生制御回路 4 8 に供給する。記録再生制御回路 4 8 は、ユーザからの各種操作に応じてこの情報記録再生装置の各種記録動作及び再生動作を実施させるべく、記録再生ヘッド 3 2、スピンドルモータ 3 3 及び記録再生ヘッド 3 2 をディスク半径方向に移送せしめるスライダ機構 (図示せぬ) を制御する。尚、記録動作時には、記録再生制御回路 4 8 は、記録ディスク 3 0 上の所望のディスク位置から記録を開始させるべく、上記再生ディスクアドレス A D R に基づきそのディスク位置の検索を行う。

【 0 0 3 6 】

以上の如く、図 5 に示す情報記録再生装置においては、先ず、記録ディスク 3 0 から読み取られた読取信号から、互いに異なる 3 種類の変調方式 (第 1 変調 ~ 第 3 変調) にて夫々変調されているディスクアドレスを個別に復調して第 1 アドレス読取信号 R_{A1} ~ 第 3 アドレス読取信号 R_{A3} を得る。次に、これら第 1 アドレス読取信号 R_{A1} ~ 第 3 アドレス読取信号 R_{A3} 各々を、互いに異なる合成比にて合成した 4 系統の合成アドレス読取信号 R_{K1} ~ R_{K4} を生成する。次に、これら合成アドレス読取信号 R_{K1} ~ R_{K4} 各々に対して個別に 2 値判定を行うことにより、符号化アドレスデータ A D 1 ~ A D 4 を得る。次に、符号化アドレスデータ A D 1 ~ A D 4 各々に対して誤り訂正処理を施すことにより訂正アドレスデータ A 1 ~ A 4 を得ると共に、符号化アドレスデータ A D 1 ~ A D 4 各々に対して誤り検出

を実施して各々の誤り状態を表す誤り検出結果信号 E R 1 ~ E R 4 を得る。そして、誤り検出結果信号 E R 1 ~ E R 4 各々の内で、訂正可能でありかつ最も誤り率の低い誤り状態を表す誤り検出結果信号 E R に対応した訂正アドレスデータ A を、最終的な再生ディスクアドレスとするのである。

【 0 0 3 7 】

よって、図 5 に示す情報記録再生装置によれば、例え記録ディスクの表面に傷、指紋、あるいは埃等が付着していても、比較的信頼性の高いディスクアドレスをこの記録ディスクから取得することが可能となる。

尚、図 3 及び図 5 に示す情報記録再生装置では、アドレス生成回路 (4 0、4 2、4 4、5 1 ~ 5 4) の数の分だけ誤り検出・訂正回路 (4 1、4 3、4 5、5 5、5 8 ~ 6 0) を用いているが、アドレス生成回路の数に拘わらずに誤り検出・訂正回路を 1 系統にすることも可能である。

【 0 0 3 8 】

図 7 は、かかる点に鑑みて為された図 3 に示す情報記録再生装置の変形例を示す図である。

図 7 に示す情報記録再生装置においては、図 3 に示されている 3 つの誤り検出・訂正回路 4 1、4 3 及び 4 5 に代わり単一の誤り検出・訂正回路 7 1 を採用し、第 1 ~ 第 3 アドレス生成回路 (4 0、4 2、4 4) 及びセクタ 4 6 間にメモリ 7 0 及び 7 2 ~ 7 9 を追加したものである。尚、その他、図 3 に示す機能モジュールと同一の符号が付されている機能モジュール各々の動作は図 3 に示すものと同一であるので、その説明は省略する。

【 0 0 3 9 】

図 7 において、メモリ 7 0 は、第 1 アドレス生成回路 4 0 によって生成された上記符号化アドレスデータ A D 1 を順次記憶する。又、メモリ 7 0 は、記録再生制御回路 8 0 からメモリアクセス信号 M 1 が供給されている間は、記憶した順に上記符号化アドレスデータ A D 1 を読み出し、これを符号化アドレスデータ A D として誤り検出・訂正回路 7 1 に供給する。

【 0 0 4 0 】

メモリ 7 2 は、第 2 アドレス生成回路 4 2 によって生成された上記符号化アド

レスデータ A D 2 を順次記憶する。又、メモリ 7 2 は、記録再生制御回路 8 0 からメモリアクセス信号 M 2 が供給されている間は、記憶した順に上記符号化アドレスデータ A D 2 を読み出し、これを符号化アドレスデータ A D として誤り検出・訂正回路 7 1 に供給する。

【 0 0 4 1 】

メモリ 7 3 は、第 3 アドレス生成回路 4 4 によって生成された上記符号化アドレスデータ A D 3 を順次記憶する。又、メモリ 7 3 は、記録再生制御回路 8 0 からメモリアクセス信号 M 3 が供給されている間は、記憶した順に上記符号化アドレスデータ A D 3 を読み出し、これを符号化アドレスデータ A D として誤り検出・訂正回路 7 1 に供給する。

【 0 0 4 2 】

誤り検出・訂正回路 7 1 は、メモリ 7 0、7 2 又は 7 3 から供給された符号化アドレスデータ A D に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号 E R をメモリ 7 7 ～ 7 9 の各々に供給する。更に、誤り検出・訂正回路 7 1 は、上記符号化アドレスデータ A D に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータ A をメモリ 7 4 ～ 7 6 の各々に供給する。

【 0 0 4 3 】

尚、上記誤り検出結果信号 E R は、例えば、以下の 4 通りの誤り状態 C 0 ～ C 3 を表す。

C 0 : 誤り無し

C 1 : 誤り訂正可能、1 符号ブロック内の誤り個数 = 1 個

C 2 : 誤り訂正可能、1 符号ブロック内の誤り個数 = 2 個

C 3 : 誤り訂正不可能

メモリ 7 4 は、記録再生制御回路 8 0 からメモリアクセス信号 M 1 が供給されている間は、誤り検出・訂正回路 7 1 から供給された訂正アドレスデータ A を訂正アドレスデータ A 1 として順次記憶する。又、メモリ 7 4 は、誤り判定回路 4 7 から選択信号 S 1 が供給されている間は、記憶した順に上記訂正アドレスデータ A 1 を読み出し、これを再生ディスクアドレス A D R として記録再生制御回路 8 0 に供給する。

【 0 0 4 4 】

メモリ 7 5 は、記録再生制御回路 8 0 からメモリアクセス信号 M 2 が供給されている間は、誤り検出・訂正回路 7 1 から供給された訂正アドレスデータ A を訂正アドレスデータ A 2 として順次記憶する。又、メモリ 7 5 は、誤り判定回路 4 7 から選択信号 S 2 が供給されている間は、記憶した順に上記訂正アドレスデータ A 2 を読み出し、これを再生ディスクアドレス A D R として記録再生制御回路 8 0 に供給する。

【 0 0 4 5 】

メモリ 7 6 は、記録再生制御回路 8 0 からメモリアクセス信号 M 3 が供給されている間は、誤り検出・訂正回路 7 1 から供給された訂正アドレスデータ A を訂正アドレスデータ A 3 として順次記憶する。又、メモリ 7 6 は、誤り判定回路 4 7 から選択信号 S 3 が供給されている間は、記憶した順に上記訂正アドレスデータ A 3 を読み出し、これを再生ディスクアドレス A D R として記録再生制御回路 8 0 に供給する。

【 0 0 4 6 】

メモリ 7 7 は、記録再生制御回路 8 0 からメモリアクセス信号 M 1 が供給されている間は、誤り検出・訂正回路 7 1 から供給された誤り検出結果信号 E R を記憶する。又、メモリ 7 7 は、記録再生制御回路 8 0 からメモリリード信号 R D が供給されている間は、記憶した上記誤り検出結果信号 E R を読み出し、これを誤り検出結果信号 E R 1 として誤り判定回路 4 7 に供給する。

【 0 0 4 7 】

メモリ 7 8 は、記録再生制御回路 8 0 からメモリアクセス信号 M 2 が供給されている間は、誤り検出・訂正回路 7 1 から供給された誤り検出結果信号 E R を記憶する。又、メモリ 7 8 は、記録再生制御回路 8 0 からメモリリード信号 R D が供給されている間は、記憶した上記誤り検出結果信号 E R を読み出し、これを誤り検出結果信号 E R 2 として誤り判定回路 4 7 に供給する。

【 0 0 4 8 】

メモリ 7 9 は、記録再生制御回路 8 0 からメモリアクセス信号 M 3 が供給されている間は、誤り検出・訂正回路 7 1 から供給された誤り検出結果信号 E R を記

憶する。又、メモリ 78 は、記録再生制御回路 80 からメモリリード信号 RD が供給されている間は、記憶した上記誤り検出結果信号 ER を読み出し、これを誤り検出結果信号 ER3 として誤り判定回路 47 に供給する。

【 0 0 4 9 】

記録再生制御回路 80 は、先ず、上記メモリアクセス信号 M1 ～ M3 の内の M1 のみをメモリ 70、74 及び 77 に供給する。これにより、第 1 アドレス生成回路 40 によって生成された符号化アドレスデータ AD1 がメモリ 70 を介して誤り検出・訂正回路 71 に供給され、その誤り訂正結果がメモリ 74、誤り検出結果がメモリ 77 に夫々記憶される。つまり、符号化アドレスデータ AD1 に対する誤り訂正結果である訂正アドレスデータ A1 がメモリ 74 に記憶されると共に、符号化アドレスデータ AD1 に対する誤り検出結果である誤り検出結果信号 ER1 がメモリ 77 に記憶されるのである。

【 0 0 5 0 】

次に、記録再生制御回路 80 は、上記メモリアクセス信号 M1 ～ M3 の内の M2 のみをメモリ 72、75 及び 78 に供給する。これにより、第 2 アドレス生成回路 42 によって生成された符号化アドレスデータ AD2 がメモリ 72 を介して誤り検出・訂正回路 71 に供給され、その誤り訂正結果がメモリ 75、誤り検出結果がメモリ 78 に夫々記憶される。つまり、符号化アドレスデータ AD2 に対する誤り訂正結果である訂正アドレスデータ A2 がメモリ 75 に記憶されると共に、符号化アドレスデータ AD2 に対する誤り検出結果である誤り検出結果信号 ER2 がメモリ 78 に記憶されるのである。

【 0 0 5 1 】

次に、記録再生制御回路 80 は、上記メモリアクセス信号 M1 ～ M3 の内の M3 のみをメモリ 73、76 及び 79 に供給する。これにより、第 3 アドレス生成回路 44 によって生成された符号化アドレスデータ AD3 がメモリ 73 を介して誤り検出・訂正回路 71 に供給され、その誤り訂正結果がメモリ 76、誤り検出結果がメモリ 79 に夫々記憶される。つまり、符号化アドレスデータ AD3 に対する誤り訂正結果である訂正アドレスデータ A3 がメモリ 76 に記憶されると共に、符号化アドレスデータ AD3 に対する誤り検出結果である誤り検出結果信号

E R 3 がメモリ 7 9 に記憶されるのである。

【 0 0 5 2 】

次に、記録再生制御回路 8 0 は、メモリリード信号 R D をメモリ 7 4 ～ 7 9 に供給する。これにより、メモリ 7 7 ～ 7 9 各々に記憶されていた誤り検出結果信号 E R 1 ～ E R 3 の各々が誤り判定回路 4 7 に供給される。

誤り判定回路 4 7 は、まず、誤り検出結果信号 E R 1 ～ E R 3 の内で、訂正可能な誤り個数(1 符号ブロックあたりの誤り数)の最も少ない誤り状態、つまり訂正可能でありかつ誤り率の最も低い誤り状態を表す誤り検出結果信号 E R を選出する。そして、誤り判定回路 4 7 は、メモリ 7 4 ～ 7 6 の内から、上述した如く選出された誤り検出結果信号 E R に対応した訂正アドレスデータ A が記憶されているメモリに対してのみ選択信号 S を供給する。すなわち、選出された誤り検出結果信号 E R が訂正アドレスデータ A 1 に対応したものである場合、誤り判定回路 4 7 は、選択信号 S 1 をメモリ 7 4 に供給する。又、選出された誤り検出結果信号 E R が訂正アドレスデータ A 2 に対応したものである場合、誤り判定回路 4 7 は、選択信号 S 2 をメモリ 7 5 に供給する。又、選出された誤り検出結果信号 E R が訂正アドレスデータ A 3 に対応したものである場合、誤り判定回路 4 7 は、選択信号 S 3 をメモリ 7 6 に供給するのである。この際、メモリ 7 4 ～ 7 6 のいずれか 1 つから読み出された訂正アドレスデータ A は、再生ディスクアドレス A D R として記録再生制御回路 8 0 に供給される。記録再生制御回路 8 0 は、ユーザからの各種操作に応じてこの情報記録再生装置の各種記録動作及び再生動作を実施させるべく、記録再生ヘッド 3 2、スピンドルモータ 3 3 及び記録再生ヘッド 3 2 をディスク半径方向に移送せしめるスライダ機構(図示せぬ)を制御する。尚、記録動作時には、記録再生制御回路 8 0 は、記録ディスク 3 0 上の所望のディスク位置から記録を開始させるべく、上記再生ディスクアドレス A D R に基づきそのディスク位置の検索を行う。

【 0 0 5 3 】

図 8 は、図 5 に示す情報記録再生装置の変形例を示す図である。

図 8 に示す情報記録再生装置においては、図 5 に示されている 4 つの誤り検出・訂正回路 5 5、5 8、5 9 及び 6 0 に代わり単一の誤り検出・訂正回路 8 2 を

採用し、第 1～第 4 アドレス生成回路 5 1～5 4 及びセクタ 5 7 間にメモリ 8 1 及び 8 3～9 3 を追加したものである。尚、その他、図 5 に示す機能モジュールと同一の符号が付されている機能モジュール各々の動作は図 5 に示すものと同一であるので、その説明は省略する。

【 0 0 5 4 】

図 8 において、メモリ 8 1 は、第 1 アドレス生成回路 5 1 によって生成された上記符号化アドレスデータ A D 1 を順次記憶する。又、メモリ 8 1 は、記録再生制御回路 9 4 からメモリアクセス信号 M 1 が供給されている間は、記憶した順に上記符号化アドレスデータ A D 1 を読み出し、これを符号化アドレスデータ A D として誤り検出・訂正回路 8 2 に供給する。

【 0 0 5 5 】

メモリ 8 3 は、第 2 アドレス生成回路 5 2 によって生成された上記符号化アドレスデータ A D 2 を順次記憶する。又、メモリ 8 3 は、記録再生制御回路 9 4 からメモリアクセス信号 M 2 が供給されている間は、記憶した順に上記符号化アドレスデータ A D 2 を読み出し、これを符号化アドレスデータ A D として誤り検出・訂正回路 8 2 に供給する。

【 0 0 5 6 】

メモリ 8 4 は、第 3 アドレス生成回路 5 3 によって生成された上記符号化アドレスデータ A D 3 を順次記憶する。又、メモリ 8 4 は、記録再生制御回路 9 4 からメモリアクセス信号 M 3 が供給されている間は、記憶した順に上記符号化アドレスデータ A D 3 を読み出し、これを符号化アドレスデータ A D として誤り検出・訂正回路 8 2 に供給する。

【 0 0 5 7 】

メモリ 8 5 は、第 4 アドレス生成回路 5 4 によって生成された上記符号化アドレスデータ A D 4 を順次記憶する。又、メモリ 8 5 は、記録再生制御回路 9 4 からメモリアクセス信号 M 4 が供給されている間は、記憶した順に上記符号化アドレスデータ A D 4 を読み出し、これを符号化アドレスデータ A D として誤り検出・訂正回路 8 2 に供給する。

【 0 0 5 8 】

誤り検出・訂正回路 8 2 は、メモリ 8 1、8 3、8 4、又は 8 5 から供給された符号化アドレスデータ A D に対して誤り検出処理を施してその誤り検出結果を表す誤り検出結果信号 E R をメモリ 9 0 ～ 9 3 の各々に供給する。更に、誤り検出・訂正回路 8 2 は、上記符号化アドレスデータ A D に対して誤り訂正処理を施して、誤り訂正された訂正アドレスデータ A をメモリ 8 6 ～ 8 9 の各々に供給する。

【 0 0 5 9 】

尚、上記誤り検出結果信号 E R は、例えば、以下の 4 通りの誤り状態 C 0 ～ C 3 を表す。

C 0 : 誤り無し

C 1 : 誤り訂正可能、1 符号ブロック内の誤り個数 = 1 個

C 2 : 誤り訂正可能、1 符号ブロック内の誤り個数 = 2 個

C 3 : 誤り訂正不可能

メモリ 8 6 は、記録再生制御回路 9 4 からメモリアクセス信号 M 1 が供給されている間は、誤り検出・訂正回路 8 2 から供給された訂正アドレスデータ A を訂正アドレスデータ A 1 として順次記憶する。又、メモリ 8 6 は、誤り判定回路 5 6 から選択信号 S 1 が供給されている間は、記憶した順に上記訂正アドレスデータ A 1 を読み出し、これを再生ディスクアドレス A D R として記録再生制御回路 8 0 に供給する。

【 0 0 6 0 】

メモリ 8 7 は、記録再生制御回路 9 4 からメモリアクセス信号 M 2 が供給されている間は、誤り検出・訂正回路 8 2 から供給された訂正アドレスデータ A を訂正アドレスデータ A 2 として順次記憶する。又、メモリ 8 7 は、誤り判定回路 5 6 から選択信号 S 2 が供給されている間は、記憶した順に上記訂正アドレスデータ A 2 を読み出し、これを再生ディスクアドレス A D R として記録再生制御回路 8 0 に供給する。

【 0 0 6 1 】

メモリ 8 8 は、記録再生制御回路 9 4 からメモリアクセス信号 M 3 が供給されている間は、誤り検出・訂正回路 8 2 から供給された訂正アドレスデータ A を訂

正アドレスデータ A 3 として順次記憶する。又、メモリ 8 8 は、誤り判定回路 5 6 から選択信号 S 3 が供給されている間は、記憶した順に上記訂正アドレスデータ A 3 を読み出し、これを再生ディスクアドレス A D R として記録再生制御回路 8 0 に供給する。

【 0 0 6 2 】

メモリ 8 9 は、記録再生制御回路 9 4 からメモリアクセス信号 M 4 が供給されている間は、誤り検出・訂正回路 8 2 から供給された訂正アドレスデータ A を訂正アドレスデータ A 4 として順次記憶する。又、メモリ 8 8 は、誤り判定回路 5 6 から選択信号 S 3 4 供給されている間は、記憶した順に上記訂正アドレスデータ A 4 を読み出し、これを再生ディスクアドレス A D R として記録再生制御回路 8 0 に供給する。

【 0 0 6 3 】

メモリ 9 0 は、記録再生制御回路 9 4 からメモリアクセス信号 M 1 が供給されている間は、誤り検出・訂正回路 8 2 から供給された誤り検出結果信号 E R を記憶する。又、メモリ 9 0 は、記録再生制御回路 9 4 からメモリリード信号 R D が供給されている間は、記憶した上記誤り検出結果信号 E R を読み出し、これを誤り検出結果信号 E R 1 として誤り判定回路 5 6 に供給する。

【 0 0 6 4 】

メモリ 9 1 は、記録再生制御回路 9 4 からメモリアクセス信号 M 2 が供給されている間は、誤り検出・訂正回路 8 2 から供給された誤り検出結果信号 E R を記憶する。又、メモリ 9 1 は、記録再生制御回路 9 4 からメモリリード信号 R D が供給されている間は、記憶した上記誤り検出結果信号 E R を読み出し、これを誤り検出結果信号 E R 2 として誤り判定回路 5 6 に供給する。

【 0 0 6 5 】

メモリ 9 2 は、記録再生制御回路 9 4 からメモリアクセス信号 M 3 が供給されている間は、誤り検出・訂正回路 8 2 から供給された誤り検出結果信号 E R を記憶する。又、メモリ 9 2 は、記録再生制御回路 9 4 からメモリリード信号 R D が供給されている間は、記憶した上記誤り検出結果信号 E R を読み出し、これを誤り検出結果信号 E R 3 として誤り判定回路 5 6 に供給する。

【 0 0 6 6 】

メモリ 9 3 は、記録再生制御回路 9 4 からメモリアクセス信号 M 4 が供給されている間は、誤り検出・訂正回路 8 2 から供給された誤り検出結果信号 E R を記憶する。又、メモリ 9 3 は、記録再生制御回路 9 4 からメモリリード信号 R D が供給されている間は、記憶した上記誤り検出結果信号 E R を読み出し、これを誤り検出結果信号 E R 4 として誤り判定回路 5 6 に供給する。

【 0 0 6 7 】

記録再生制御回路 9 4 は、先ず、上記メモリアクセス信号 M 1 ～ M 4 の内の M 1 のみをメモリ 8 1、8 6 及び 9 0 に供給する。これにより、第 1 アドレス生成回路 5 1 によって生成された符号化アドレスデータ A D 1 がメモリ 8 1 を介して誤り検出・訂正回路 8 2 に供給され、その誤り訂正結果がメモリ 8 6、誤り検出結果がメモリ 9 0 に夫々記憶される。つまり、符号化アドレスデータ A D 1 に対する誤り訂正結果である訂正アドレスデータ A 1 がメモリ 8 6 に記憶されると共に、符号化アドレスデータ A D 1 に対する誤り検出結果である誤り検出結果信号 E R 1 がメモリ 9 0 に記憶されるのである。

【 0 0 6 8 】

次に、記録再生制御回路 9 4 は、上記メモリアクセス信号 M 1 ～ M 4 の内の M 2 のみをメモリ 8 3、8 7 及び 9 1 に供給する。これにより、第 2 アドレス生成回路 5 2 によって生成された符号化アドレスデータ A D 2 がメモリ 8 3 を介して誤り検出・訂正回路 8 2 に供給され、その誤り訂正結果がメモリ 8 7、誤り検出結果がメモリ 9 1 に夫々記憶される。つまり、符号化アドレスデータ A D 2 に対する誤り訂正結果である訂正アドレスデータ A 2 がメモリ 8 7 に記憶されると共に、符号化アドレスデータ A D 2 に対する誤り検出結果である誤り検出結果信号 E R 2 がメモリ 9 1 に記憶されるのである。

【 0 0 6 9 】

次に、記録再生制御回路 9 4 は、上記メモリアクセス信号 M 1 ～ M 4 の内の M 3 のみをメモリ 8 4、8 8 及び 9 2 に供給する。これにより、第 3 アドレス生成回路 5 3 によって生成された符号化アドレスデータ A D 3 がメモリ 8 4 を介して誤り検出・訂正回路 8 2 に供給され、その誤り訂正結果がメモリ 8 8、誤り検出

結果がメモリ 9 2 に夫々記憶される。つまり、符号化アドレスデータ A D 3 に対する誤り訂正結果である訂正アドレスデータ A 3 がメモリ 8 8 に記憶されると共に、符号化アドレスデータ A D 3 に対する誤り検出結果である誤り検出結果信号 E R 3 がメモリ 9 2 に記憶されるのである。

【 0 0 7 0 】

次に、記録再生制御回路 9 4 は、上記メモリアクセス信号 M 1 ～ M 4 の内の M 4 のみをメモリ 8 5、8 9 及び 9 3 に供給する。これにより、第 4 アドレス生成回路 5 4 によって生成された符号化アドレスデータ A D 4 がメモリ 8 5 を介して誤り検出・訂正回路 8 2 に供給され、その誤り訂正結果がメモリ 8 9、誤り検出結果がメモリ 9 3 に夫々記憶される。つまり、符号化アドレスデータ A D 4 に対する誤り訂正結果である訂正アドレスデータ A 4 がメモリ 8 9 に記憶されると共に、符号化アドレスデータ A D 4 に対する誤り検出結果である誤り検出結果信号 E R 3 がメモリ 9 3 に記憶されるのである。

【 0 0 7 1 】

次に、記録再生制御回路 9 4 は、メモリリード信号 R D をメモリ 8 6 ～ 9 3 に供給する。これにより、メモリ 9 0 ～ 9 3 各々に記憶されていた誤り検出結果信号 E R 1 ～ E R 4 の各々が誤り判定回路 5 6 に供給される。

誤り判定回路 5 6 は、先ず、誤り検出結果信号 E R 1 ～ E R 4 の内で、訂正可能な誤り個数(1 符号ブロックあたりの誤り数)の最も少ない誤り状態、つまり訂正可能でありかつ誤り率の最も低い誤り状態を表す誤り検出結果信号 E R を選出する。そして、誤り判定回路 5 6 は、メモリ 8 6 ～ 8 9 の内から、上述した如く選出された誤り検出結果信号 E R に対応した訂正アドレスデータ A が記憶されているメモリに対してのみ選択信号 S を供給する。すなわち、選出された誤り検出結果信号 E R が訂正アドレスデータ A 1 に対応したものである場合、誤り判定回路 5 6 は、選択信号 S 1 をメモリ 8 6 に供給する。又、選出された誤り検出結果信号 E R が訂正アドレスデータ A 2 に対応したものである場合、誤り判定回路 5 6 は、選択信号 S 2 をメモリ 8 7 に供給する。又、選出された誤り検出結果信号 E R が訂正アドレスデータ A 3 に対応したものである場合、誤り判定回路 5 6 は、選択信号 S 3 をメモリ 8 8 に供給するのである。又、選出された誤り検出結果

信号 E R が訂正アドレスデータ A 4 に対応したものである場合、誤り判定回路 5 6 は、選択信号 S 4 をメモリ 8 9 に供給するのである。この際、メモリ 8 6 ~ 8 9 のいずれか 1 つから読み出された訂正アドレスデータ A は、再生ディスクアドレス A D R として記録再生制御回路 9 4 に供給される。

【 0 0 7 2 】

記録再生制御回路 9 4 は、ユーザからの各種操作に応じてこの情報記録再生装置の各種記録動作及び再生動作を実施させるべく、記録再生ヘッド 3 2、スピンドルモータ 3 3 及び記録再生ヘッド 3 2 をディスク半径方向に移送せしめるスライダ機構(図示せぬ)を制御する。尚、記録動作時には、記録再生制御回路 9 4 は、記録ディスク 3 0 上の所望のディスク位置から記録を開始させるべく、上記再生ディスクアドレス A D R に基づきそのディスク位置の検索を行う。

【 0 0 7 3 】

以上の如く、図 3 (又は図 5) に示す構成を図 7 (又は図 8) に示す如き構成に変更することにより、各変調方式毎に復調されたディスクアドレスの各々を単一の誤り検出・訂正回路にて誤り検出・訂正処理が可能になる。

【図面の簡単な説明】

【図 1】

記録ディスクを製造する為の原盤記録装置の構成を示す図である。

【図 2】

アドレス信号の多重化形態の一例を示す図である。

【図 3】

情報記録再生装置の構成の一例を示す図である。

【図 4】

記録再生ヘッド 3 2 に搭載されている光検出器 2 0 a ~ 2 0 d の配置を示す図である。

【図 5】

情報記録再生装置の構成の他の一例を示す図である。

【図 6】

合成回路 5 0 の内部構成の一例を示す図である。

【図 7】

図 3 に示す情報記録再生装置の変形例を示す図である。

【図 8】

図 5 に示す情報記録再生装置の変形例を示す図である。

【符号の説明】

3 0 記録ディスク

3 7 第 1 復調回路

3 8 第 2 復調回路

3 9 第 3 復調回路

4 0、5 1 第 1 アドレス生成回路

4 2、5 2 第 2 アドレス生成回路

4 4、5 3 第 3 アドレス生成回路

4 1、4 3、4 5、5 5、5 8、5 9、6 0、7 1、8 2 誤り検出・訂正回路

4 6、5 7 セレクタ

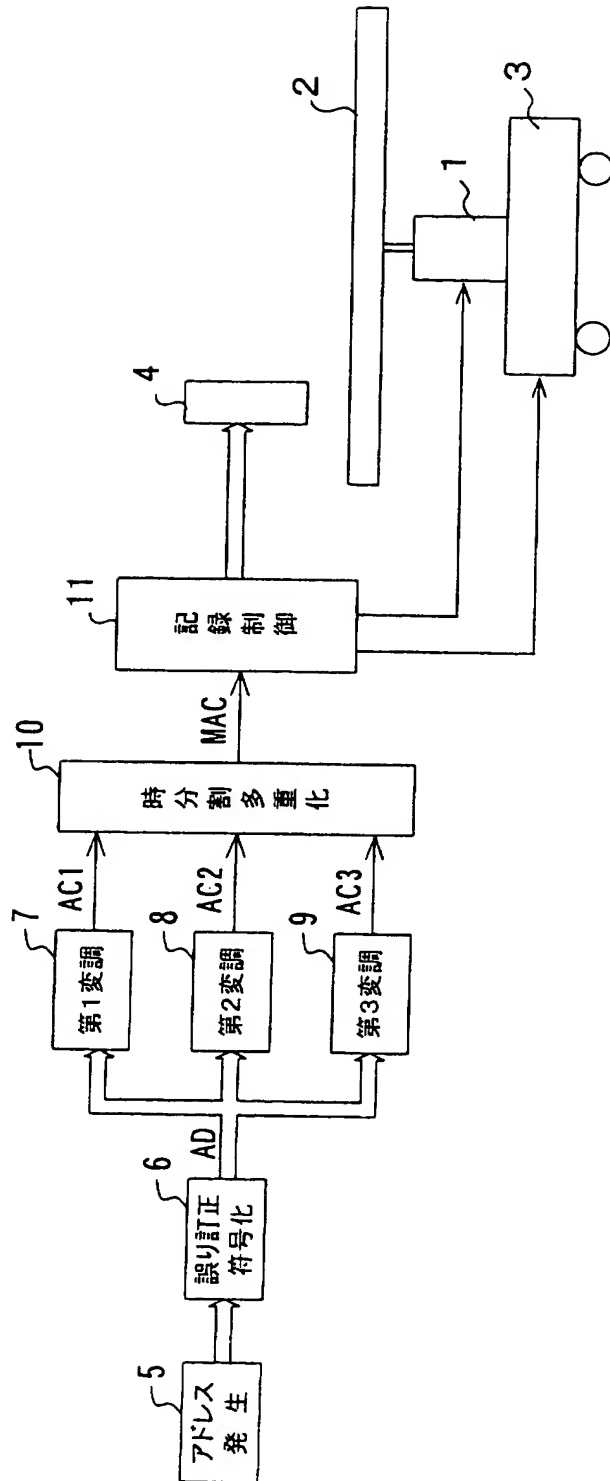
4 7、5 6 誤り判定回路

4 8、8 0、9 4 記録再生制御回路

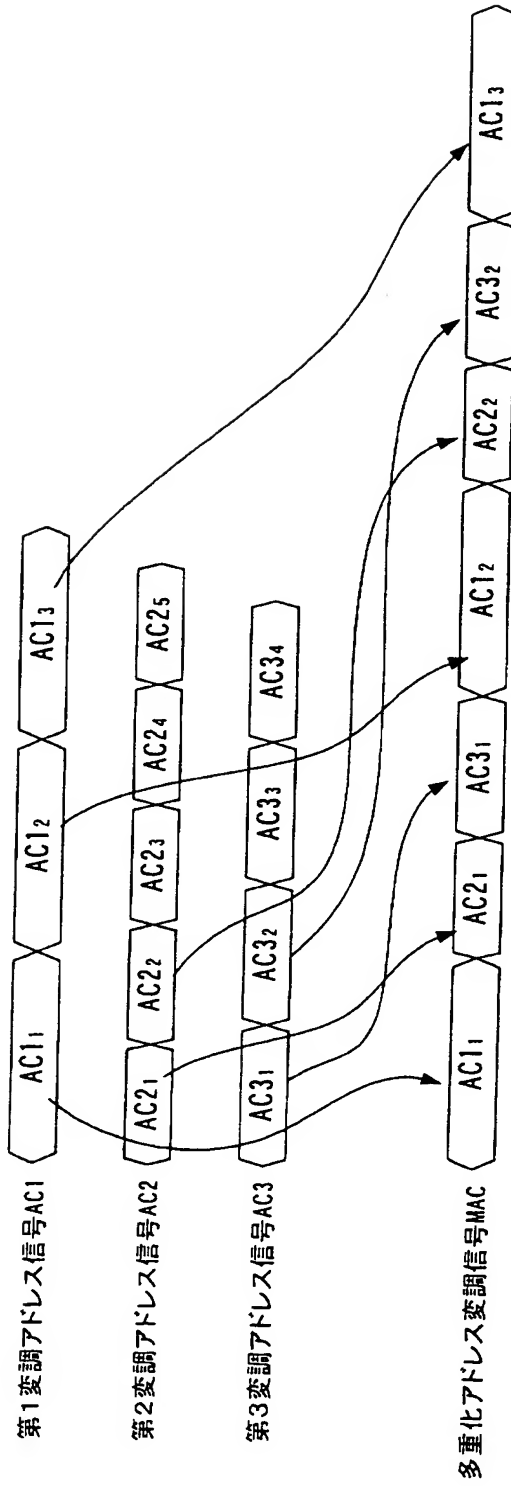
5 0 合成回路

【書類名】 図面

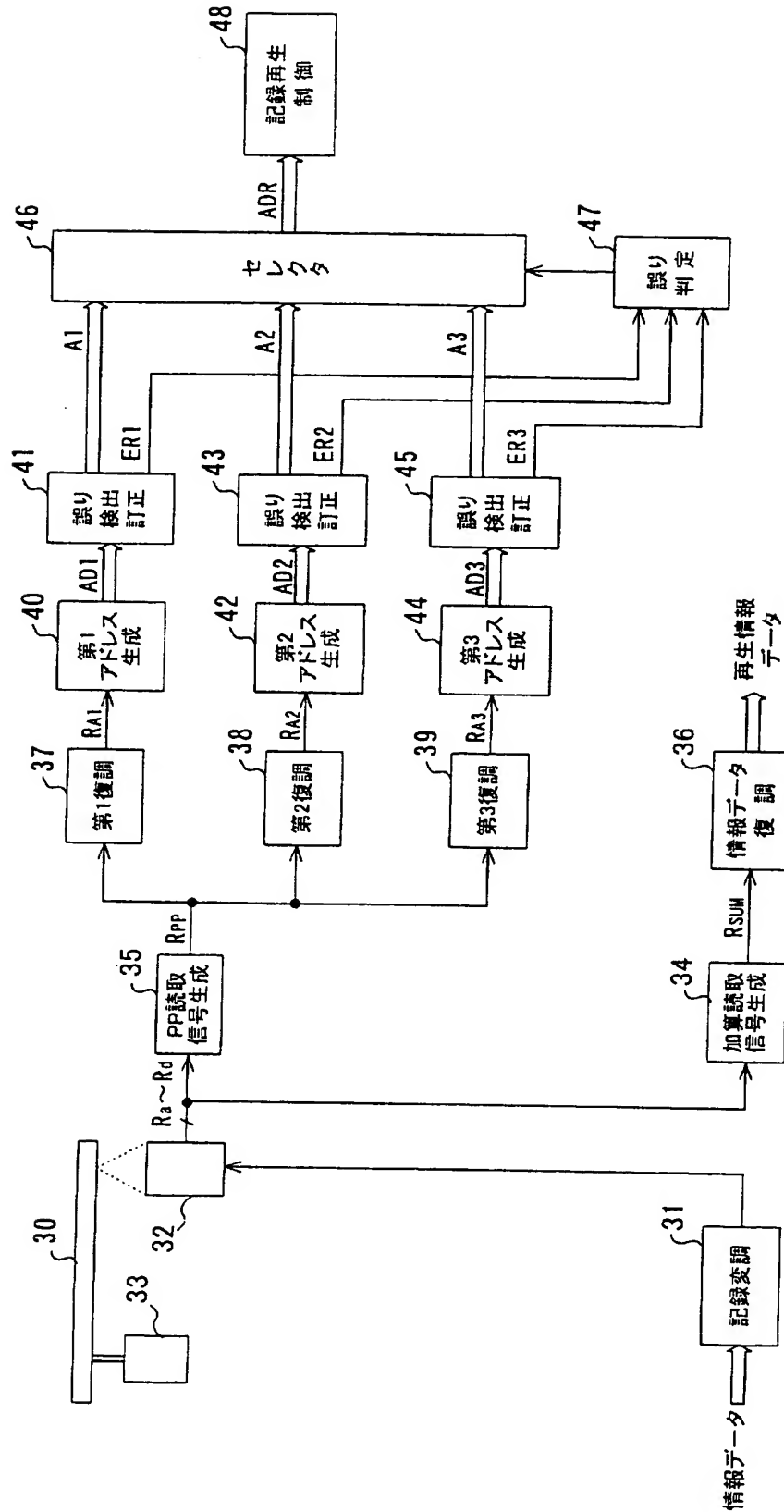
【図 1】



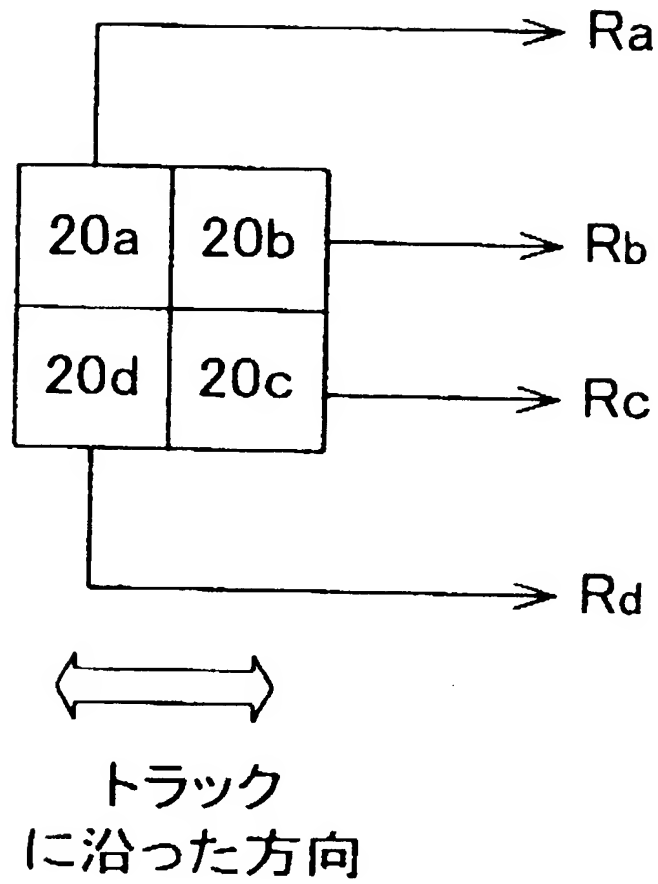
【図 2】



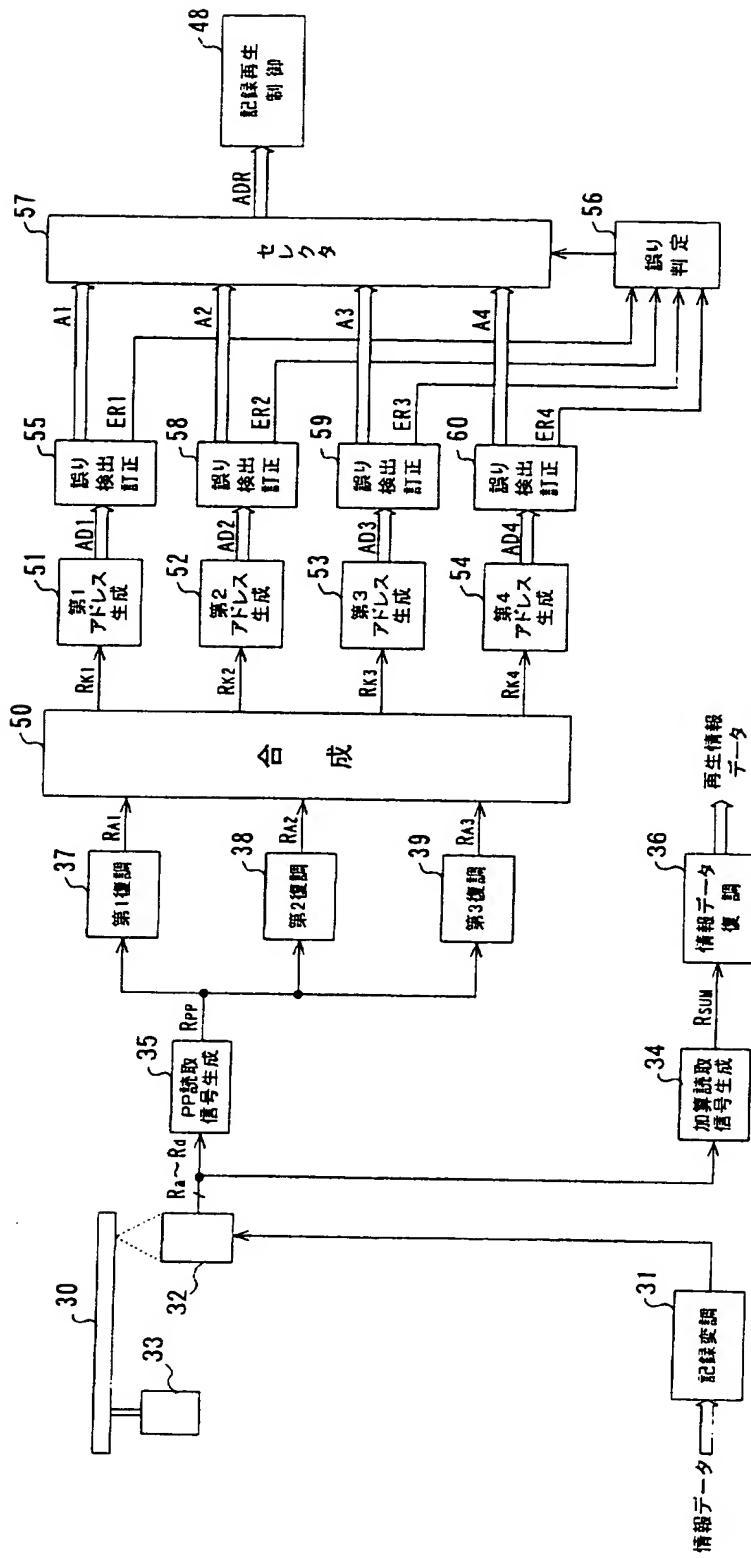
【図 3】



【図 4】

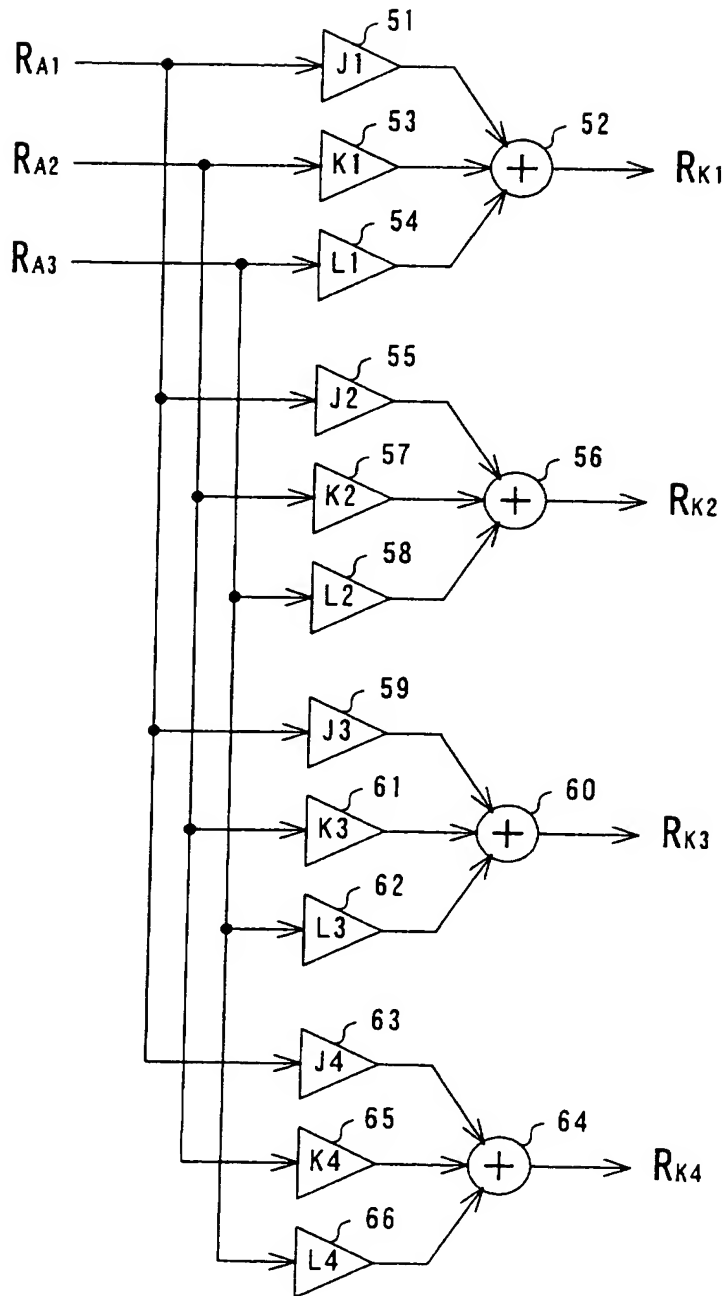


【図 5】

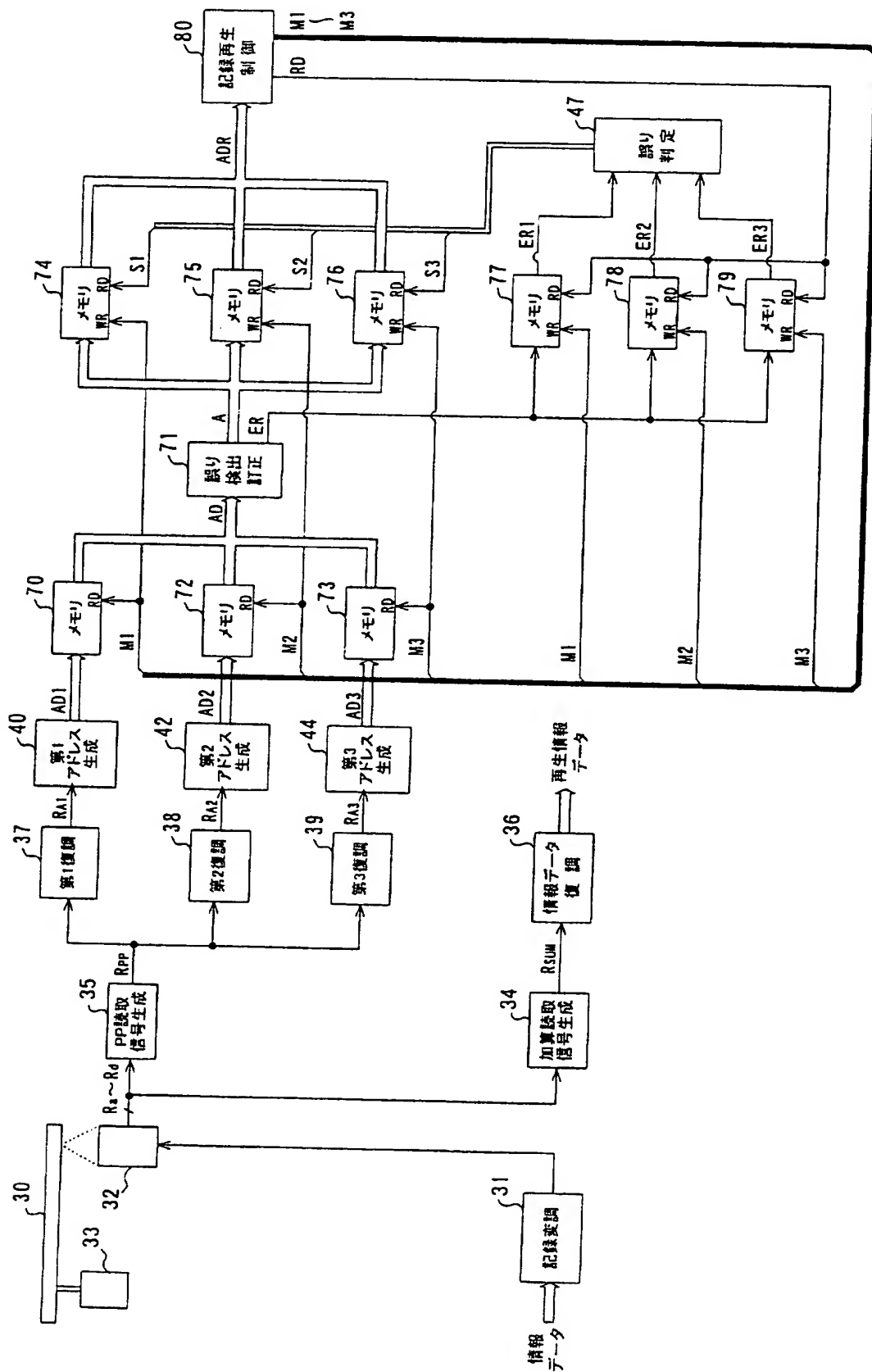


【図 6】

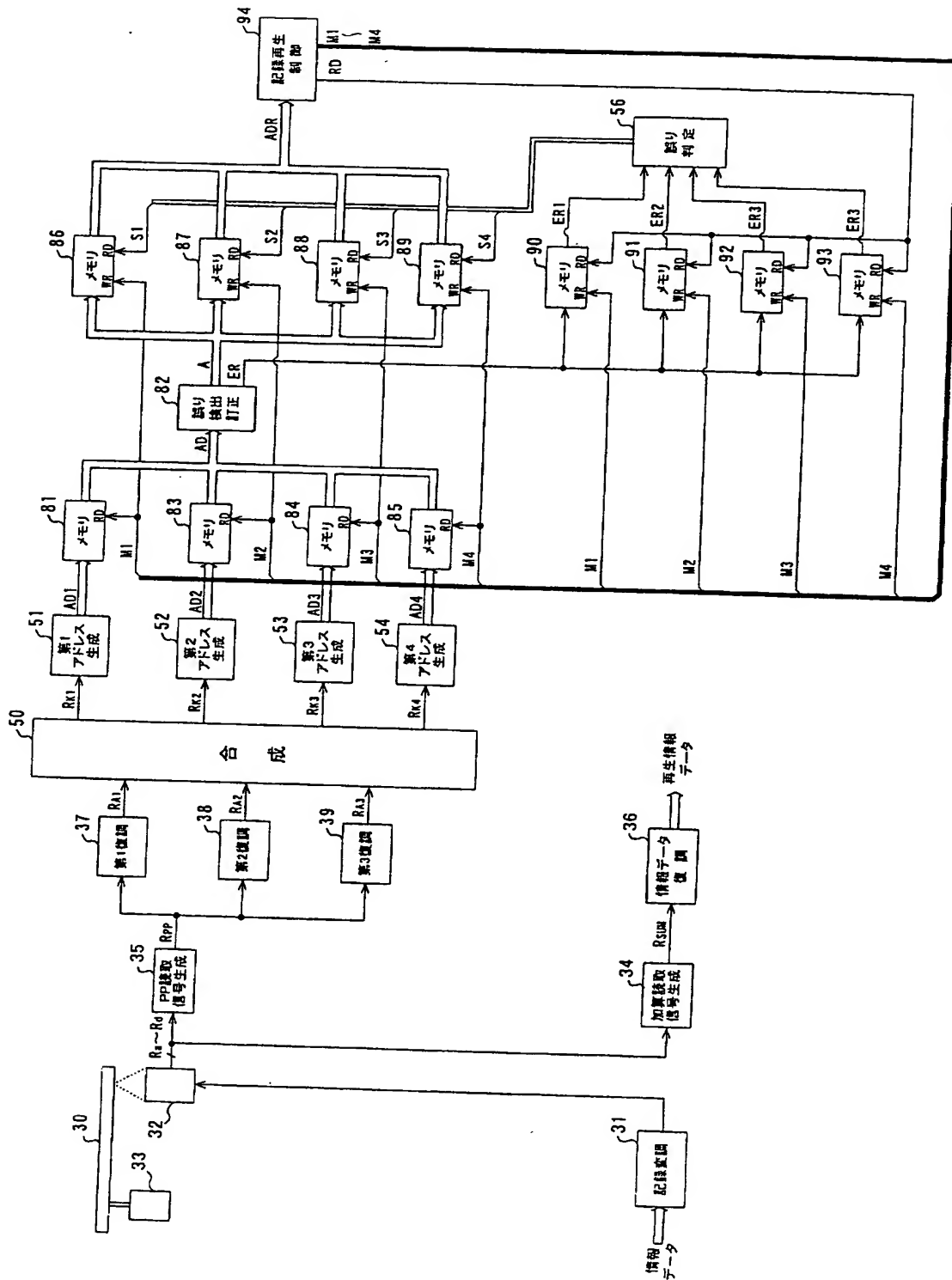
50



【図 7】



【圖 8】



【書類名】 要約書

【要約】

【課題】 記録媒体に予め記録されているアドレス等の情報を確実に再生することが可能な情報記録再生装置及び情報再生方法を提供することを目的とする。

【解決手段】 記録媒体上の記録位置を示すアドレスが互いに異なる少なくとも2系統の変調処理によって夫々変調されて多重記録されている記録媒体からアドレスを再生するにあたり、先ず、記録媒体から読み取られた読取信号に対して上記変調処理各々に対応した復調処理を施すことにより復調処理毎にアドレスデータ信号を夫々得る。次に、これらアドレスデータ信号各々に対して誤り訂正処理を施すことによりアドレスデータ信号各々に対応した訂正アドレスデータ信号を夫々得る。そして、アドレスデータ信号各々の内で最も誤り率の低いアドレスデータ信号に対応した訂正アドレスデータ信号を再生アドレスとして出力する。

【選択図】 図3

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 0 1 6]

1. 変更年月日	1 9 9 0 年 8 月 3 1 日
[変更理由]	新規登録
住 所	東京都目黒区目黒1丁目4番1号
氏 名	パイオニア株式会社